

Estimación del Crosstalk en Interconexiones VLSI Multiconductoras Mediante Formulación Cerrada*

OTMAN AGHZOUT, LUIS GÓMEZ DÉNIZ
DPTO. INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA
UNIVERSIDAD DE LAS PALMAS DE G.C., LAS PALMAS 35017, SPAIN
PHONE: +34 928-451-244 FAX: +34 928-451-243
E-mail: otag@cic.teleco.ulpgc.es, luis@det.ulpgc.es

Abstract:

In this paper, a closed-form formula to predict the crosstalk noise of the RC line is derived for the first time. This new model is accurately comparable to Spice for an arbitrary input ramp and unit step function respectively. Further, while existing models do not support the multiple line crosstalk behaviors, our model can be generalized to multiple lines. Interconnect resistance, interconnect capacitance, and driver are all taken into account. The model is suitable for rapid crosstalk estimation and signal integrity verification.

1. Introducción

En módulos modernos *multichip* de gran velocidad *VLSI*, las interconexiones juegan un papel cada vez más importante. Por eso, es necesario establecer un sistema seguro de diseño (modelo de línea de transmisión) para que los efectos de interconexión pueden ser analizados [1]. Para optimizar el funcionamiento de los circuitos integrados de alta velocidad y similares como monolíticos de microondas, la inclusión del análisis de las interferencias es muy importante para determinar el buen funcionamiento de los circuitos. El modelado y la simulación son aspectos necesarios y prácticos para el diseño moderno, es importante que el modelo que representa el sistema sea exacto reproduciendo los voltajes, corrientes y formas de onda en la simulación con una tolerancia de error aceptable. Recientemente, Sakurai ha desarrollado un modelo para analizar el crosstalk [2]. Este modelo se considera como una referencia importante en este campo de investigación. En dicho trabajo, la línea de transmisión se modela como una red *RC*, su respuesta (*crosstalk*) se representa como unas series de potencia, puesto que su resolución exacta es muy compleja y es necesario utilizar una aproximación de primer orden para determinar las ecuaciones correspondientes al sistema de dos líneas acopladas, con el fin de obtener el *crosstalk* en expresiones en forma cerrada. Este modelo es eficiente para su aplicación en configuraciones con un máximo de dos líneas conductoras. Sin embargo, no permite estimar el *crosstalk* en estructuras multiconductoras. Por lo tanto es importante y conveniente mejorar o encontrar modelos nuevos más completos para abordar estructuras multiconductoras. El objetivo de este trabajo es desarrollar un modelo propio capaz de estimar el *crosstalk* en estructuras con un número arbitrario de conductores mediante

nuevas expresiones analíticas en forma cerrada, exacta y con bajo coste computacional. Esta solución analítica se prefiere a las estimaciones realizadas con simulaciones numéricas (*Spice*) [3, 4].

2. Modelo propuesto

Para desarrollar el modelo general, es conveniente comprobar que es eficiente para un sistema simple de dos líneas. Consideramos la estructura de la fig.1, donde $R_{1a} = R_{L1} + R_{tr1}$ y $R_{2q} = R_{L2} + R_{tr2}$. De la misma manera, $C_{1a} = C_{11} + C_{L1}$ y $C_{2q} = C_{L22} + C_{L2}$. Resolvemos el sistema de ecuaciones del circuito equivalente (véase la fig.1, la señal de excitación es una función rampa con un tiempo de subida T_r y de amplitud V_{dd}), el *crosstalk* para $0 \leq t \leq T_r$ en función del tiempo t se expresa en forma cerrada y exacta siguiente:

$$V_{xtalk}(t) = \frac{R_{2q}C_{12}V_{dd}}{T_r\tau_0}[\tau_0 + \tau_1 e^{s_1 t} - \tau_2 e^{s_2 t}] \quad (1)$$

Cuando $t \geq T_r$ la expresión del *crosstalk* viene dada de la manera siguiente:

$$V_{xtalk}(t) = \frac{R_{2q}C_{12}V_{dd}}{T_r\tau_0}[\tau_1\mu_1 e^{s_1 t} - \tau_2\mu_2 e^{s_2 t}] \quad (2)$$

donde, $\mu_i = 1 - e^{-s_i T_r}$ ($i = 1, 2$) y $\tau_0 = [\eta_1^2 - 4\eta_2]^{\frac{1}{2}}$.

$$\begin{aligned} \eta_1 &= R_{1a}(C_{1a} + C_{12}) + R_{2q}(C_{12} + C_{2q}) \\ \eta_2 &= R_{1a}R_{2q}(C_{1a}C_{12} + C_{1a}C_{2q} + C_{12}C_{2q}) \end{aligned} \quad (3)$$

$$\begin{aligned} s_1 &= -\frac{1}{\tau_1} = -\frac{\eta_1 + \tau_0}{2\eta_2} \\ s_2 &= -\frac{1}{\tau_2} = -\frac{\eta_1 - \tau_0}{2\eta_2} \end{aligned} \quad (4)$$

Las capacidades de la carga son $C_{L1} = C_{L2} = 76 \text{ fF}$ y las resistencias de los transistores correspondientes son $R_{tr1} = R_{tr2} = 82.76 \Omega$. Puesto que la resistencia de la lámina del metal para los procesos de la tecnología avanzada de hoy en día es de $R_s = 30 \dots 50 \text{ m}\Omega/\text{sq}$, en este trabajo hemos elegido $R_s = 50 \text{ m}\Omega/\text{sq}$. En la fig.1 representamos, para dos longitudes diferentes (5 mm y 1 cm), los

* Este trabajo ha sido financiado por la Fundación Universitaria de Las Palmas de G.C. (UNELCO)

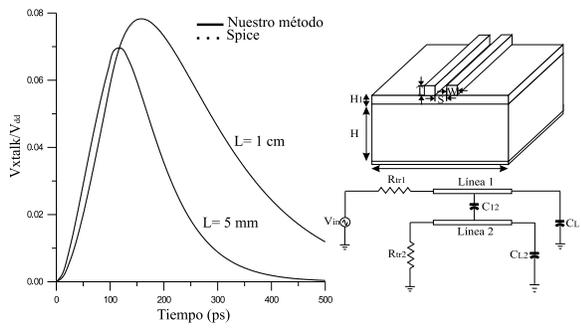


Figura 1: Crosstalk, estructura con sustrato de óxido estudiada con el Medici y el Circuito del modelo equivalente

resultados obtenidos con nuestras expresiones y con *Spice*. Se observa que ambos resultados coinciden, además, se indica que el tiempo de cómputo es despreciable frente al de *Spice*. Para el caso $T_r=0$ (función escalón) nuestro modelo exacto se reduce al modelo estudiado de una manera aproximada por [2]. Así, nuestra expresión exacta viene dada por:

$$V_{xtalk}(t) = \frac{R_{2q}C_{12}V_{dd}}{\tau_0} [e^{s_1 t} - e^{s_2 t}] \quad (5)$$

En la fig.2, comparamos nuestros resultados (exactos) y los del modelo aproximado [2], con las simulaciones *Spice*. Una vez más, se observa que los resultados coinciden con este último mejorando incluso los obtenidos por [2]. El tra-

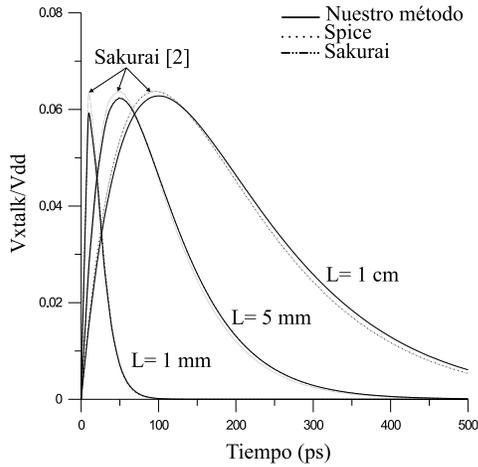


Figura 2: Crosstalk normalizado del modelo ilustrado en la fig.1 y su comparación con el Spice y [2]

bajo presentado por *Sakurai* [2] y otros autores queda limitado al estudio del *crosstalk* entre dos líneas acopladas y no puede ser extendido a un modelo más general. Sin embargo, el modelo planteado en esta publicación permite abordar el análisis de estructuras con un número ilimitado de líneas de interconexión. En las líneas múltiples, las resistencias de las interconexiones son aproximadamente iguales a las de un sistema de dos líneas (líneas con secciones transversales idénticas) $R_{a_i} = R_{ii} + R_{tri}$ y $R^q = R_q + R_{trq}$, $q \equiv$ con *quiet line*, mientras, $i = 1, \dots, N-2$, $N-1$ es el número de las fuentes de señal independientes. Las nuevas

autocapacidades de las líneas múltiples son:

$$C_{a_i} = C_{ii} + C_{Li} + \sum_{p=1}^N \frac{C_{ip}C_{pp}}{C_{ip} + C_{pp}}; \quad p \neq i \quad (6)$$

$$C^q = C_q + C_{Lq} + \sum_{p=1}^N \frac{C_{ip}C_{pp}}{C_{ip} + C_{pp}}; \quad p \neq i$$

El *crosstalk*, en función del tiempo, para N líneas acopladas con $N-1$ fuentes de señal respectivamente para las funciones rampa y escalón se expresa como:

$$V_{xtalk}^{T_r \neq 0}(t) = \sum_{i=1}^{N-1} M_i [\tau_{i-1} + \tau_i e^{s_i t} - \tau_{i+1} e^{s_{i+1} t}] \quad (7)$$

$$V_{xtalk}^{T_r=0}(t) = \sum_{i=1}^{N-1} M_i [e^{s_i t} - e^{s_{i+1} t}] \quad (8)$$

donde, M_i igual a $\frac{C_{iq}R^q V_{dd}}{T_r \tau_{i-1}}$ cuando $T_r \neq 0$ y a $\frac{C_{iq}R^q V_{dd}}{T_r \tau_{i-1}}$ cuando $T_r=0$,

$$\alpha_i = R_{a_i}(C_{a_i} + C_{a_iq}) + R^q(C_{a_iq} + C^q) \quad (9)$$

$$\beta_i = R_{a_i}R^q(C_{a_i}C_{a_iq} + C_{a_i}C^q + C_{a_iq}C^q)$$

C_{a_iq} son las capacidades de acople entre las líneas, $s_{i,i+1} = -\frac{\alpha_i \pm \tau_{i-1}}{2\beta_i}$ y $\tau_{i-1} = [\alpha_i^2 - 4\beta_i]^{1/2}$. En la fig.3, se presentan los resultados para una estructura de seis conductores acoplados. Se puede ver que nuestros resultados coinciden con los resultados de *Spice*. Para demostrar que el modelo

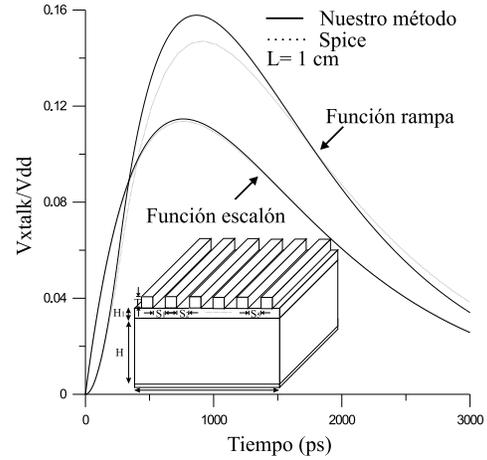


Figura 3: Crosstalk normalizado de un sistema de seis conductores

desarrollado en este trabajo es muy amplio, lo hemos aplicado a distintas estructuras con fines diferentes; no se incluyen aquí debido a la escasez de espacio disponible y serán abordados a la hora de la presentación de este trabajo.

Referencias

- [1] Ashok K. Goel, "High-Speed VLSI Interconnections: modelling, Analysis and Simulation", *Wiley Series in Microwave and Optical Engineering*, Kai Chang Series Editor. Boston, 1995.
- [2] T. Sakurai, "Closed-form expression for interconnection delay, coupling, and crosstalk in VLSIs," *IEEE Transactions on Electron Devices.*, vol. 40, pp. 118-124, Jan. 1993.
- [3] T. V. Dinh, B. Cabon, and J. Chilo, "SPICE Simulation of lossy and Coupled Interconnection lines," *IEEE Transactions on Components, Packagings, and Manufacturing Technology-Part B.*, vol. 17, pp. 134-146, May 1994.
- [4] Woojin Jin, Hanjong Yoo and Yungseon Eo, "Non-uniform Multi-layer IC Interconnect Transmission Line Characterization for Fast Signal Transient Simulation Of High-Speed/High-Density VLSI Circuits ", *IEICE Trans. Electron.*, vol. E82-C, n. 6, pp. 995-965, Jun. 1999.