DISEÑO E IMPLEMENTACIÓN DE UN PROTOTIPO DE RECEPCIÓN DE VÍDEO EN ATM

Manuel A. Naveira González

Carlos J. Escudero Cascón

Universidad de La Coruña, Departamento de Electrónica y Sistemas Campus de Elviña s/n, 15071 La Coruña, SPAIN Tel: ++ 34-981-167100, Fax: + 981 167160, e-mail: {manuel, escudero}@des.fi.udc.es

ABSTRACT

This paper explains the development of a prototype for distributing digital video obtained from an ATM network. Basically, this prototype uses a PC connected to an ATM network through an evaluation board using a specific SAR chip. A description of the device driver developed is also provided.

1. INTRODUCCIÓN

La tecnología ATM (del inglés, Asynchronous Transfer Mode) jugará un papel central en la evolución de las actuales redes de campus y empresa [1]. Esta tecnología permite la transmisión de tráfico síncrono a gran velocidad, lo que la hace idónea para la transmisión de audio y vídeo. Sin embargo, ATM es una tecnología muy compleja, requiriendo el uso de protocolos específicos.

Los sistemas de difusión de vídeo digital utilizan el estándar de compresión MPEG2 [2]. Para su transmisión se utiliza el denominado transport stream (norma ISO/IEC 13818-1), que es el utilizado para multiplexar diferentes tramas de datos. Estos datos combinan información de audio, vídeo, datos privados e información relativa a la sincronización y decodificación de la secuencia binaria.

La distribución de vídeo en cabecera de las operadoras de televisión se realiza, fundamentalmente, sobre redes ATM. Un sistema que contemple la posibilidad de ofrecer vídeo bajo demanda, tendrá que extraer la información de este tipo de redes para enviarlas síncronamente por otros enlaces.

En este artículo se presenta la implementación hardware de un sistema que extrae las secuencias de vídeo incluidas en un transport stream [2] de MPEG2, distribuidas sobre redes ATM. Estas secuencias, podrán ser enviadas a distintos usuarios usando diferentes tipos de conexión mediante un mecanismo de vídeo bajo demanda.

2. OBJETIVO FINAL

Básicamente, el objetivo final consiste en desarrollar un sistema de vídeo bajo demanda. La idea original surgió para dar servicio de televisión a usuarios finales por el bucle de abonado, usando tecnologías xDSL (del inglés, Digital Subscriber Loop) [3]. Sin embargo, las operadoras de televisión distribuyen el vídeo mediante redes ATM. Por ello, el primer sistema a desarrollar tendrá que extraer un canal de

vídeo, solicitado por el usuario, a partir del transport stream obtenido de las celdas ATM. Posteriormente, el canal de vídeo extraído será enviado al usuario final usando el tipo de enlace más adecuado. Para comprobar el correcto funcionamiento de la extracción de vídeo, inicialmente se ha considerado como destino final un analizador de tramas MPEG-2 (TEKTRONIX MTS215).

Para simular un entorno real, se consideró un sistema compuesto por dos PCs con tarjetas ATM (sin conexión por medio de conmutadores). Para el receptor se desarrolló un driver específico para el chip SAR (del inglés, Segmentation And Reassembly) con el que el PC puede extraer del flujo de datos ATM los distintos canales del transport stream.

3. CONSTRUCCIÓN DEL PROTOTIPO

Como se comentó antes, el prototipo desarrollado consta de dos equipos con tarjetas ATM haciendo las veces de transmisor y receptor, respectivamente. Debido a que el sistema de extracción / distribución de vídeo debe ser una solución cerrada, para extraer las celdas ATM se consideró el uso de un SAR chipset específico. Para ello, se optó por el chipset IDT77252 de la compañía Integrated Device Technology (IDT) [4]. De esta misma compañía es la placa de evaluación utilizada en el prototipo, denominada IDT77921. Para controlar esta placa se desarrollo un driver, partiendo de uno existente para un chipset más antiguo, el IDT77211. Todo el desarrollo se realizó usando el sistema operativo Linux en su distribución 6.2 de RedHat y con el kernel versión 2.2.12.

La figura 1 muestra el esquema de bloques de la placa de evaluación IDT77921. La SRAM contiene las estructuras de datos implicadas en el proceso de segmentación (cuando estamos transmitiendo) o de reensamblaje (cuando estamos recibiendo) de las PDUs (del inglés, Protocol Data Units). Las EPROM y EEPROM son opcionales y se utilizan, respectivamente, para almacenar drivers de arranque por red y para almacenar información adicional como el "sub vendor ID" (parámetro necesario para interactuar con el bus PCI). El IDT77155 es un circuito integrado encargado de realizar todo el procesado relacionado con la capa física de ATM. El dispositivo HFBR5103 es un ODL (del inglés, Optical Data Link) de la empresa Hewlett Packard que proporciona a la tarjeta los impulsos eléctricos correspondientes a los datos recibidos a través de la fibra óptica, además de proporcionar el conector de tipo SC para el par de hilos de fibra que transmiten/reciben la información. Los buses Utopia (tanto de transmisión como de recepción) y Utility se utilizan para comunicar el chip de la capa física (el IDT77155), con el IDT77252.

1 URSI2001

Además de los bloques indicados, la tarjeta dispone de múltiples conectores y puntos de expansión para mediciones y/o ampliaciones del prototipo.

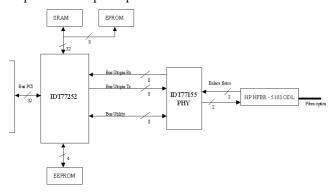


Figura 1: Esquema de la tarjeta de evaluación IDT77921 de la empresa Integrated Device Technology

La programación de esta placa se realiza mediante lecturas / escrituras de los registros de los chips IDT77252 e IDT77155, además de en alguna posición de memoria de la SRAM.

El funcionamiento del driver desarrollado se encuadra bajo la arquitectura indicada en la figura 2. Al cargarse el device driver [5], éste proporciona al sistema operativo una serie de estructuras y de punteros a sus funciones, de manera que el sistema operativo pueda proporcionar al programador de aplicaciones una interface más sencilla que si tuviera que trabajar directamente con el device driver y sus funciones. Esta interface o abstracción es lo que se denomina socket.

El proceso de transmisión y de recepción de la tarjeta [6][7] está ilustrado en la figura 2. Cuando una aplicación desea transmitir datos a través de la tarjeta ATM, se utiliza la llamada al sistema write, ejecutándola sobre un socket. Esta llamada al sistema hace que el sistema busque la función del driver que se utiliza para transmitir, que previamente fue registrada (función ns_send). La función ns_send (del inglés, Nicstart Send) escribe los datos a transmitir en una cola llamada TSQ (del inglés, Transmit Status Queue). Periódicamente, el driver ejecuta la función process_tsq, que se encarga de transmitir los datos que se encuentran en la cola TSQ.

El proceso de recepción comienza recogiendo la información recibida en una cola denominada RSQ (del inglés, Receive Status Queue). Periódicamente, el driver ejecuta la función process_rsq, que se encarga de leer los buffers de la RSQ y depositarlos en la estructura atm_dev (del inglés, ATM device). A partir de la estructura atm_dev el sistema operativo puede extraer la información para proporcionársela a una aplicación que realice un read en el socket asociado a esa conexión de recepción.

Para la finalización del prototipo, este driver ha sido diseñado pensando en la posterior distribución de un canal de vídeo a través de diferentes tipos de enlace. El objetivo final sería usando tecnologías xDSL [3]. Sin embargo, y debido al desconocimiento del tipo de tecnología que usarán las operadoras para la transmisión de televisión por el bucle de abonado, se ha considerado la conexión con una tarjeta desarrollada para enviar tramas hacia un analizador de tramas MPEG2 [8].

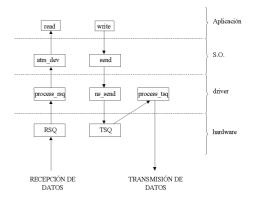


Figura 2: Esquema sobre el funcionamiento de la tarjeta ATM y el software relacionado.

Por último, para hacer tests del driver desarrollado, se han desarrollado aplicaciones que permiten evaluar su correcto funcionamiento y que permiten la monitorización de la estructura del transport stream recibido.

4. CONCLUSIONES

Este artículo muestra el desarrollo de un prototipo que extrae canales de vídeo a partir del transport stream de vídeo digital MPEG2, distribuido sobre redes ATM. Este prototipo ha sido desarrollado a partir de un chipset específico pues el objetivo final es la realización de una solución cerrada que permita la distribución de vídeo a través del bucle de abonado.

5. AGRADECIMIENTOS

Este trabajo ha sido financiado por FEDER (1FD97-0082) y Xunta de Galicia (PGIDT00PXI10504PR).

6. REFERENCIAS

- Rainer Händel, Manfred N. Huber, Stefan Schröder, "ATM Networks Concepts, Protocols, Applications", Addison-Wesley, Third Edition, 1998.
- [2] International Organisation for Standardisation, "Generic Coding of Moving Pictures and Associated Audio: Systems ISO/IEC 13818-1", International Standard, 13 de Noviembre de 1994.
- [3] Charles K. Summers, "ADSL Standars, Implementation, and Architecture", CRC PRESS Advanced and Emerging Communications Technologies SERIES, 1999.
- [4] <u>www.idt.com</u>. Página web de la empresa Integrated Device Technology Inc.
- [5] Alessandro Rubini, "Linux Device Drivers", O'Reilly, Febrero 1998.
- [6] Datasheet de la placa de evaluación IDT77921, Integrated Device Technology Inc., Septiembre de 1999.
- [7] "IDT77252 ABR SAR User Manual Version 2.3", Integrated Device Technology Inc., 8 de Septiembre de 1998.
- [8] Miguel Gónzalez, Luis Castedo, "Implementación de una Interfaz MPEG2 Mediante Lógica Programable FPGA", URSI2001, Septiembre de 2001, Madrid.

2 URSI2001