

DISEÑO Y SIMULACIÓN DE UN SISTEMA DE COMUNICACIONES FAST FREQUENCY HOPPING SÍNCRONO PARA COMUNICACIONES ÓPTICAS NO GUIADAS

Francisco A. Delgado Rajó, Jose A. Rabadán Borges, Rafael Pérez Jiménez, Miguel A. Bacallado

Departamento de Señales y Comunicaciones, Universidad de Las Palmas de Gran Canaria, 35017. Las Palmas de Gran Canaria.

pdelgado@fotonica.ulpgc.es

ABSTRACT

In this paper, the application of synchronous Fast Frequency-Hopping techniques to indoor wireless optical communications is presented. These techniques will be used for CDMA scenarios in order to simplify the receiver structure and the co-user interference.

INTRODUCCIÓN

El modelo empleado en este artículo sería el de una habitación con un emisor principal, que además de encargarse de la sincronización, envíe una réplica del reloj de código pseudoaleatorio junto con señales capaces de facilitar la adquisición en los múltiples receptores. Estos receptores utilizarían estas señales para la sincronización en recepción además de para la generación de sus propios códigos. Este tipo de disposición sería la empleada en sistemas domóticos en el interior de viviendas para el control de electrodomésticos. Se trata pues de un entorno expuesto tanto a la propagación multirrayecto como al efecto de interferencias de banda estrecha como puede ser la iluminación artificial.

Las ventajas que presentan este tipo de técnicas en cuanto a mejoras del comportamiento frente al efecto de la propagación multirrayectoria, así como la gran resistencia que ofrecen a las interferencias de banda estrecha, los hacen idóneos para este tipo de aplicaciones. El objetivo es el desarrollo de la comunicación de varios canales simultáneos de datos o incluso sonido o vídeo.

El principal inconveniente de este tipo de sistemas de espectro ensanchado es, precisamente, la recuperación del sincronismo (Adquisición y Seguimiento [2]). En este trabajo se propone la inclusión de un piloto a la frecuencia de *chip* que facilita el sincronismo del sistema. Además, si este piloto consiste en una portadora a la frecuencia del reloj de *chip*, modulada en fase por una señal con información sobre el principio y final de una secuencia de código completa, se simplifican en gran medida los trabajos de recuperación de sincronismo en el receptor.

1. DISEÑO DEL SISTEMA

Se trata de un sistema de espectro ensanchado *Fast Frequency Hopping* con detección no coherente con una tasa de transmisión de 1Mbps. Y una de *chip* de 3Mbps.

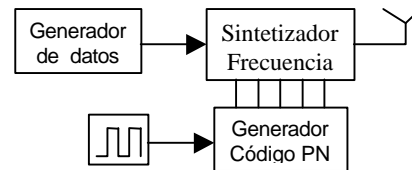


Figura 1: Diagrama de bloques del Emisor

1.1. Diseño del Emisor

El diagrama de bloques del emisor es el que se refleja en la figura 1. Existen 64 frecuencias en total: 32 para la transmisión de los ceros y otras tantas para los unos [3][4]. La selección entre las frecuencias se realiza mediante los bits de código por un lado (5 bits menos significativos) y el correspondiente a los datos (MSB). El código empleado es de máxima longitud, generado con 5 biestables y una realimentación. Respecto a los sistemas convencionales, el emisor presenta la generación de una señal modulada en fase, con el reloj de *chip* como portadora, y con información sobre el principio y final de código.

2.1. Diseño del Receptor

Para la realización del receptor se empleó la arquitectura *Dual Mark/Space Receiver* [1] con una frecuencia intermedia de 10MHz, y demodulación no coherente mediante detección de envolvente. El diagrama de bloques de la figura 2 muestra la arquitectura citada.

En la rama superior, el sintetizador genera las frecuencias correspondientes a los ceros desplazadas el valor de la frecuencia intermedia[5], y en la inferior las de los unos con la misma salvedad, de manera que ambos detectores de envolvente son idénticos.

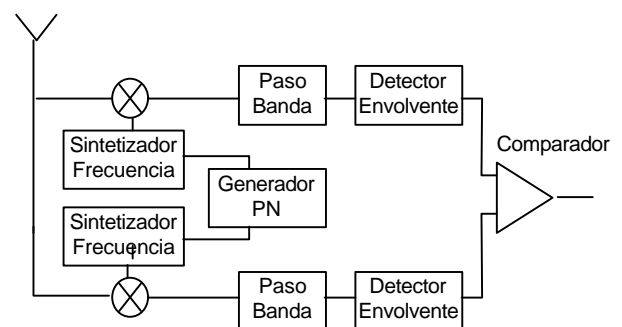


Figura 2: Diagrama de bloques del Receptor

1.3. Sistema de Sincronismo

Como se ha dicho, es necesario generar en el emisor una señal piloto a la frecuencia del reloj de *chip* y modularla en fase con una señal que indique el principio y el final del código pseudoaleatorio, que facilite el proceso de adquisición. La forma más sencilla de conseguir esto es la que se refleja en la figura 3.

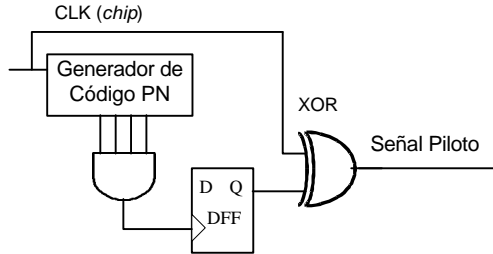


Figura 3: Diagrama de bloques del generador de piloto

Esta señal modulada supone en el receptor FFH una interferencia de banda estrecha más presente en el canal. Esta señal se suma en el canal óptico difuso a la señal FFH. En el receptor, se ha de obtener la portadora en fase con la del emisor (reloj de *chip*) así como una señal de *preset* que coloque al generador de código en el estado inicial, tal como refleja el cronograma de la figura 4.

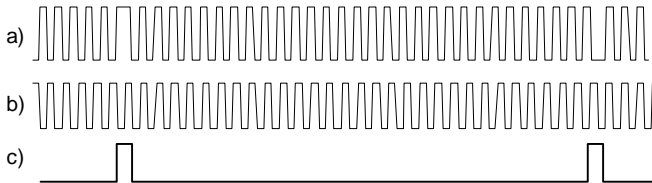


Figura 4: a) Señal Piloto, b) Reloj Recuperado, c) Preset

El circuito en cargo de la extracción de estas dos señales es un demodulador DPSK con recuperación de portadora mediante elevación al cuadrado [2]. En lugar de multiplicar la portadora por la señal recibida para demodular, se detecta el *preset* mediante la comparación del estado de la señal con el anterior, en sincronismo con el reloj recuperado. En caso de coincidencia se genera un pulso del ancho de un periodo de reloj. El diagrama de bloques se refleja en la Figura 5.

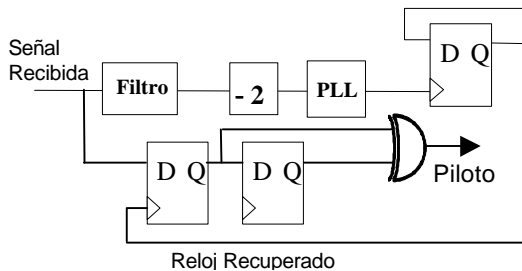


Figura 0: Diagrama de Bloques Rec de Sincronismo

2. RESULTADOS

Se ha implementado un recuperador de sincronismo siguiendo el diagrama de bloques estudiado. En la figura 6. Se reflejan las formas de onda obtenidas. A partir de los retardos obtenidos entre los relojes de emisor y receptor se simuló varios canales de comunicaciones FFH simultáneamente, con diferentes códigos de máxima longitud y en presencia de la señal

piloto, con el fin de probar la posibilidad del uso de CDMA con este sistema. La tabla 1. muestra las tasas de error obtenidas en función del número de canales simultáneos y del desfase entre los códigos.

Num. de Canales	Tasa de error (41ns.)	Tasa de error (82ns.)
1	0	0
2	0.00406	0.014
3	0.016	0.027

Tabla 1: BER en función del número de canales y del desfase

3. CONCLUSIONES

Se ha demostrado la posibilidad del empleo de sistemas FH síncronos para comunicaciones ópticas no guiadas en interiores, con el aumento en simplicidad del receptor, evitando bloques de adquisición y *tracking*. Además permiten el empleo de técnicas CDMA, con la mejora de la posibilidad del empleo del mismo código PN en diferentes canales, si está desplazado un número entero de periodos de reloj, gracias al sincronismo de todos los canales y aprovechando la baja autocorrelación de estos códigos.

Para el caso concreto de FH, como la tasa de *chip* no es tan elevada, el retardo producido en interiores (aplicaciones domóticas) no afecta a la correcta detección de los datos, pudiéndose incluso utilizar el propio sincronismo obtenido en el receptor para la comunicación en sentido contrario. Así pues es posible la implementación de topologías maestro/esclavos.

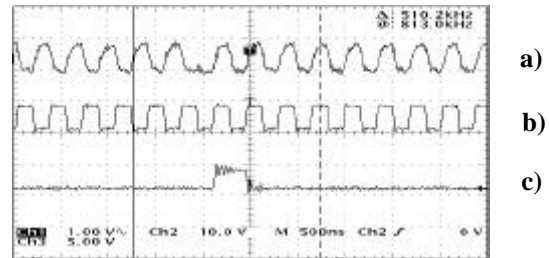


Figura 6: a) Piloto Recibido, b) Reloj Recuperado, c) Señal de inicio de código.

REFERENCIAS

- [1] R. C. Dixon, "Spread Spectrum Systems", John Wiley & Sons, 1984.
- [2] J. Min, H. Samuelli, "Synchronization Techniques for a Frequency-Hopped Wireless Transceiver", *Proceedings of IEEE 46th Vehicular Technology Conference*, 1996.
- [3] J. M. Kahn, J. R. Barry, "Wireless Infrared Communications", *Proceedings of the IEEE*, vol. 85, no. 2, February 1997.
- [4] F. Delgado, J. A. Rabadán, F.J. López-Hernández, R. Pérez-Jiménez, "Diseño de un Sistema FFH para Comunicaciones Ópticas no Guiadas". Actas del Congreso URSI 2000, Vol 1, Sept. 2000 (Zaragoza).
- [5] F. Delgado, R. Pérez Jiménez, J.A. Rabadán, F.J. López Hernández. "Design of a Fast Frequency-Hopping Spread-Spectrum System for Infrared Wireless Communications". *Electronic Letters*, Vol 36. Agosto 2000.
- [6] L.B. Milstein, "Interference Rejection Techniques in Spread-Spectrum Communications", *Proceedings of the IEEE*, vol. 76, no. 6, June 1988.