

# Plataforma hardware para la evaluación de algoritmos de discriminación de arritmias cardíacas

J. Rey

Departamento de Ingeniería  
Electrónica

Universidad Politécnica de  
Valencia

e-mail:  
jareydel@doctor.upv.es

A. Cebrián

Departamento de Ingeniería  
Electrónica

Universidad Politécnica de  
Valencia

e-mail:  
acebrian@eln.upv.es

José Millet

Departamento de Ingeniería  
Electrónica

Universidad Politécnica de  
Valencia

e-mail:  
jmillet@eln.upv.es

**Abstract-** In the field of implantable cardioverter defibrillators (ICD) power consumption is a very important issue. The consumption determines the battery lifetime and, therefore, the implantable device lifetime. In order to guarantee a lifetime between 5 to 9 years, power consumption must be remained around  $\mu\text{A}$ . To accomplish such strict power consumption constraint the microcontroller must work at clock frequencies around kHz.

With the ICD microcontroller running at very low clock frequency, only detection and discrimination algorithms with low complexity can be used.

In order to implement algorithms with higher complexity, a hardware platform including new clock frequency switching techniques has been designed. The developed hardware platform supports adapting microcontroller clock frequency to algorithm computational requirements and measuring of microcontroller power consumption.

## I. INTRODUCCIÓN

El consumo en un desfibrilador automático implantable (DAI) representa una variable de gran relevancia. La vida útil de la batería y, dado que ésta no es reemplazable, la del propio dispositivo implantable depende de dicho consumo. Con la tecnología de baterías utilizada actualmente en los dispositivos implantables que permite disponer de 1 a 2 Ah y para garantizar una vida típica del dispositivo implantable de entre 5 a 9 años [1], es necesario mantener el consumo medio del dispositivo en el entorno de los  $\mu\text{A}$ . Cumplir con estas estrictas restricciones de consumo exige que el microcontrolador del dispositivo trabaje a frecuencias del reloj del orden de los kHz [2], proporcionando una limitada potencia de cálculo capaz de ejecutar algoritmos simples con un coste computacional bajo.

Podemos considerar principalmente dos técnicas orientadas a maximizar la vida útil de los dispositivos implantables: la primera consiste en aumentar la capacidad por unidad de volumen de la batería, la segunda consiste en disminuir el consumo del dispositivo implantable a valores extraordinariamente bajos. Descartaremos la primera

técnica, puesto que escapa a nuestras pretensiones, para centrarnos en la segunda.

El diseño clásico de los dispositivos implantables basado en el uso de un microcontrolador de propósito general junto con un hardware específico dedicado a liberar al microcontrolador de gran parte de la carga computacional, está siendo desplazado por estructuras basadas exclusivamente en el uso de un microcontrolador específico con un procesado totalmente digital de la señal [3].

Dado que no es posible tener acceso a dichos microcontroladores específicos, nos centraremos en la implementación del dispositivo implantable mediante un microcontrolador comercial. Cabe destacar que actualmente han aparecido nuevas arquitecturas de microcontroladores orientadas al bajo consumo y que permiten realizar un control dinámico de la potencia de cálculo y del consumo basándose en la conmutación de la frecuencia del reloj del microcontrolador [4]. Dichas arquitecturas abren la posibilidad de empleo de algoritmos más complejos que exigen una potencia de cálculo mayor en determinados instantes de tiempo mediante la adaptación de la frecuencia del reloj del microcontrolador a las necesidades computacionales instantáneas, manteniendo el consumo medio dentro de las restricciones marcadas.

Este control dinámico de la potencia de cálculo permite el empleo de algoritmos mucho más potentes pero tiene la contrapartida de aumentar el consumo del microcontrolador de forma considerable en dichos instantes de tiempo haciendo peligrar la vida útil del dispositivo si no es tenido en cuenta.

Con el objetivo de evaluar algoritmos de discriminación de arritmias más complejos se ha desarrollado una plataforma hardware con un microcontrolador que permite emular el funcionamiento de un DAI e implementar complejos algoritmos de discriminación de arritmias aplicando la técnica de conmutación de frecuencia de reloj.

Puesto que debemos controlar también el exceso de consumo de potencia generado por el aumento de la frecuencia de reloj se ha incluido en el diseño los elementos necesarios para medir el consumo del microcontrolador.

## II. MÉTODO

### A. PLATAFORMA HARDWARE

La plataforma hardware (Fig 1) diseñada permite implementar algoritmos de discriminación de arritmias y medir el consumo medio de potencia necesario para su ejecución.

Sabiendo que se va a trabajar con la conmutación de la frecuencia del reloj del microcontrolador resulta interesante medir con precisión dicha frecuencia, para ello se utilizará un frecuencímetro digital basado en un contador directo, el FD-252 de Promax [5].

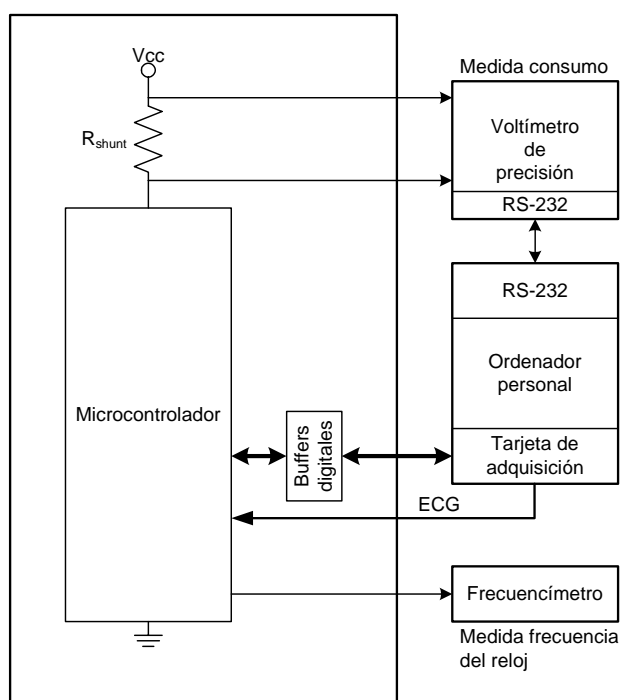


Fig. 1 Esquema de la plataforma hardware

La medida del consumo del microcontrolador se realizará de forma indirecta a través de la medida de tensión en una resistencia de *shunt* ( $R_{shunt}$ ) de  $100\Omega \pm 1\%$  que aísla la alimentación del microcontrolador del resto de circuitería utilizada. Dado que el rango de excursión del consumo del microcontrolador es muy amplio, desde unidades de  $\mu A$  en los modos de bajo consumo, hasta unidades de mA en el modo activo con frecuencias del reloj del orden de los MHz; es necesario utilizar un voltímetro de precisión que sea capaz de medir desde centenas de  $\mu V$  hasta centenas de mV. El voltímetro de precisión utilizado es el multímetro HP34401A de Hewlett-Packard [6] que dispone de un puerto de comunicación para GPIB y otro para RS-232.

Se ha desarrollado un programa en Labview que se ejecutará en el ordenador personal para gestionar la comunicación con el microcontrolador a través de una tarjeta de adquisición de datos. Este programa también se encargará de automatizar la medida del consumo a través del puerto de comunicación RS-232 del PC que estará conectado al voltímetro de precisión.

La tarjeta de adquisición empleada es la LAB-PC+ de National Instruments [7] que dispone de entradas y salidas

digitales, contadores y 2 salidas analógicas. Los contadores se utilizarán para medir el tiempo de ejecución del algoritmo de discriminación de arritmias. Las salidas analógicas se utilizarán para reproducir señales de EGM obtenidas a partir de una base de datos de señales.

El microcontrolador de la plataforma hardware será el encargado de ejecutar los algoritmos de discriminación de arritmias. El microcontrolador debe cumplir dos requerimientos básicos: en primer lugar, debe ser de bajo consumo para poder cumplir las especificaciones de consumo requeridas por los DAI y, en segundo lugar, debe soportar la conmutación de la frecuencia de reloj de forma dinámica.

El microcontrolador seleccionado para la plataforma hardware es el MSP430F149 [8] perteneciente a la familia MSP430 de Texas Instruments. Dicha familia de microcontroladores ha sido bautizada por Texas Instruments como una arquitectura *ultralow-power*, está optimizada para extender la vida útil de las baterías en sistemas portátiles y es presentada como la mejor opción para aplicaciones de adquisición y procesamiento de datos en dispositivos portátiles. Posee un control dinámico de la potencia de cálculo y del consumo basado en la conmutación de la frecuencia del reloj del microcontrolador.

El microcontrolador seleccionado cumple perfectamente con los requerimientos marcados y será, por tanto, utilizado para emular el funcionamiento de un DAI y evaluar los algoritmos de discriminación de arritmias empleando la técnica de conmutación de la frecuencia del reloj.

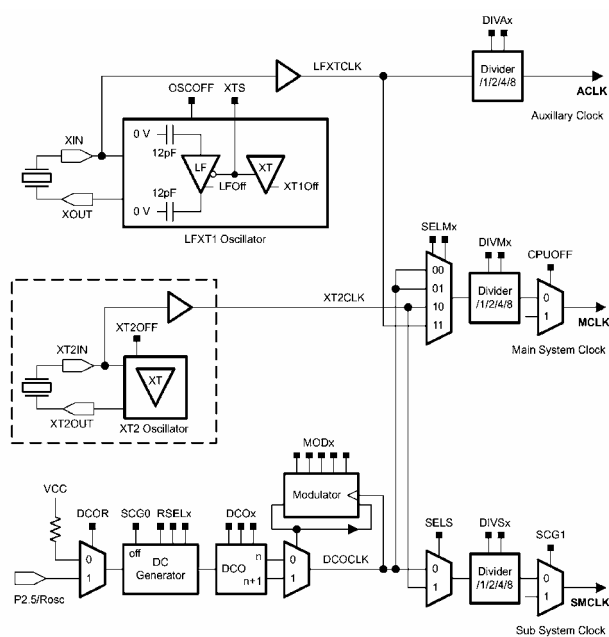


Fig. 2 Diagrama de bloques del módulo del reloj del microcontrolador MSP430F149

La técnica de conmutación de la frecuencia del reloj del microcontrolador se puede emplear gracias al complejo módulo de reloj integrado (Fig 2) que permite el uso de tres frecuencias base distintas a partir de las cuales se genera la frecuencia del reloj del microcontrolador:

- LFXCLK (*low frequency crystal clock*): una frecuencia baja generada típicamente a partir de un cristal de cuarzo de 32 kHz.

- XT2CLK (*crystal clock*): una frecuencia alta generada a partir de un cristal de cuarzo típicamente en el rango de 1 a 8 MHz.
- DCOCLK (*Digitally-Controlled Oscillator clock*): El DCO es un oscilador realimentado tipo RC integrado que permite el ajuste software de la frecuencia generada en un rango típico de 100 kHz hasta 5 MHz en 64 pasos.

En el diseño se ha utilizado un cristal de 32kHz para el funcionamiento en modo bajo consumo (LFXCLK) y el DCO interno para conmutar a frecuencias de reloj elevadas en función de los requisitos de potencia de cálculo del algoritmo de discriminación.

Mención especial merece el hecho de que el microcontrolador posee 5 modos de bajo consumo que permiten desactivar, de forma selectiva y bajo demanda, partes del microcontrolador no utilizadas obteniendo un ahorro de energía óptimo.

## B. ALGORITMOS DE DISCRIMINACIÓN

En la bibliografía científica existen numerosos algoritmos de discriminación de arritmias cardiacas basados en conceptos diversos. Desde los primeros algoritmos basados en el criterio de ritmo (*rate*), cambio brusco (*onset*), anchura del complejo, etc. Hasta los actuales que se fundamentan en criterios morfológicos más complejos, utilizando transformadas de Fourier y Wavelets. Si bien algunos de estos algoritmos más recientes tienen unas prestaciones muy buenas en cuanto a resultados de discriminación de arritmias, también es cierto que presentan el inconveniente de tener un coste computacional elevado de forma que algunos sólo pueden ejecutarse en un ordenador personal (es el caso de los algoritmos que emplean transformadas tiempo frecuencia).

Una vez escogido un algoritmo de discriminación de entre la bibliografía científica, el método para implementarlo es el siguiente: en primer lugar, se reproduce en Matlab y se comprueba y ajusta hasta conseguir unos resultados aceptables, en segundo lugar, se porta el código a C programándose en el microcontrolador mediante la interfaz JTAG que permite también su depuración en el propio microcontrolador.

El programa en el microcontrolador debe encargarse de la adquisición de la señal de EGM empleando los convertidores A/D disponibles. Actualmente, sólo se considerará el canal ventricular en la evaluación de los algoritmos pero se abre la posibilidad futura de incluir también el canal auricular para poder procesar ambos canales, el ventricular y el auricular, y simular de esta forma el funcionamiento de los DAI bicamerales.

## III. RESULTADOS

En la tarjeta de circuito impreso de la plataforma hardware desarrollada Fig 3 se ha incorporado, junto con el microcontrolador seleccionado, los conectores necesarios para la interfaz JTAG imprescindible para la programación y depuración, el conector para la interfaz de comunicación con la tarjeta de adquisición del PC, los buffers digitales para

adaptar los niveles de la tarjeta de adquisición (0 a 10 V) a los del microcontrolador (0 a 3.3 V) y el filtro antialiasing.

Para comprobar el funcionamiento del sistema se han escogido tres algoritmos de discriminación de arritmias basados en el dominio temporal [9], en el dominio de la frecuencia [10] y en la transformada Wavelets [11;12].

Dichos algoritmos se han reproducido en Matlab con el objetivo de probarlos y ajustarlos para obtener unos resultados de discriminación aceptables. Hay que decir que la descripción de los algoritmos en los artículos científicos acostumbra a ser incompleta y la reproducción que se lleva a cabo en Matlab es una aproximación.

Cuando el programa en Matlab ya está bastante depurado se porta a C para implementarlo en el microcontrolador, se debe tener en cuenta que en el microcontrolador se va a trabajar en coma fija mientras que con Matlab estamos trabajando en coma flotante. Este factor condicionará la programación y también los resultados obtenidos debido a la merma de precisión en los cálculos.

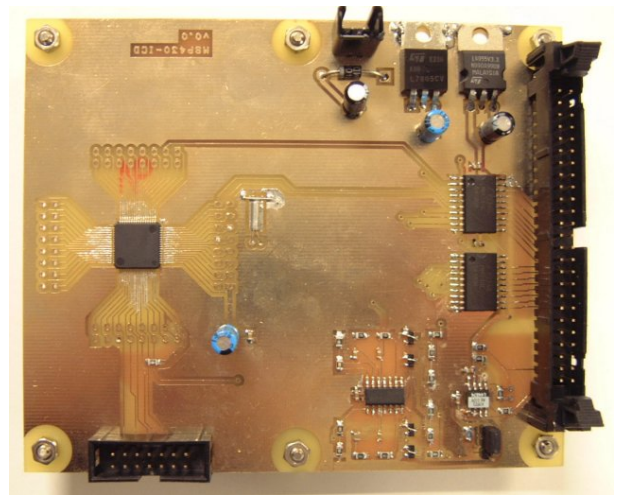


Fig. 3 Plataforma hardware desarrollada basada en el microcontrolador MSP430F149

Aprovechando las capacidades de la plataforma hardware desarrollada, se ha realizado una caracterización del consumo del microcontrolador en función de la frecuencia del reloj (Fig. 4). Para realizar dicha caracterización se ha desarrollado un programa en C que ajusta la configuración del DCO del microcontrolador barriendo todas las frecuencias del reloj posibles en función de un código de entrada que se le proporciona mediante la tarjeta de adquisición.

El control de la tarjeta de adquisición se ha realizado mediante un programa en Labview que se encarga de transmitir los códigos para cada una de las frecuencias del barrido realizado y de medir el consumo asociado a cada frecuencia.

La caracterización del consumo del microcontrolador en función de la frecuencia del reloj realizada se utilizará para como dato de entrada en la adaptación de la frecuencia del reloj del microcontrolador de forma dinámica en función de las necesidades computacionales del algoritmo de discriminación utilizado.

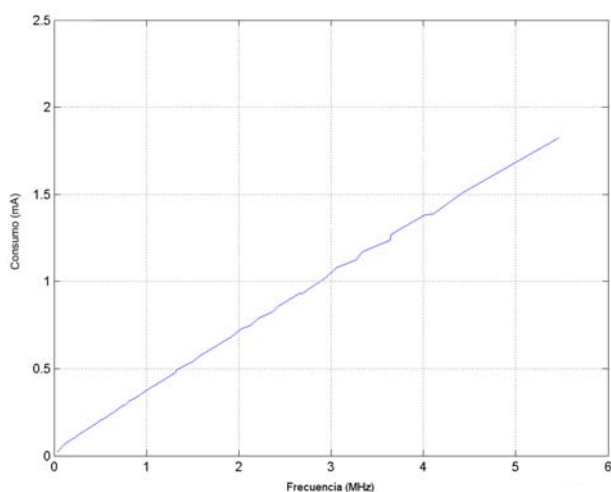


Fig. 4 Caracterización del consumo del microcontrolador en función de la frecuencia del reloj

#### IV. CONCLUSIONES

Se ha desarrollado una plataforma hardware basada en un microcontrolador para la evaluación de algoritmos de discriminación de arritmias cardíacas, sirviendo como modelo de referencia del DAI.

Se ha dotado a la plataforma hardware de los medios necesarios para poder realizar la medida de la frecuencia del reloj del microcontrolador, del consumo medio del microcontrolador y del tiempo de ejecución de un determinado algoritmo de discriminación de arritmias cardíacas.

Aprovechando las capacidades de la plataforma hardware se ha realizado una caracterización del consumo del microcontrolador en función de la frecuencia del reloj.

La caracterización del microcontrolador realizada permitirá ajustar la frecuencia del reloj del microcontrolador

en función de las necesidades computacionales del algoritmo de discriminación utilizado.

Se han seleccionado tres algoritmos de discriminación de arritmias cardíacas publicados que presentan distintas cargas computacionales asociadas, evaluando su funcionamiento sobre la plataforma hardware desarrollada.

#### REFERENCIAS

- [1] Medtronic, "Implantable Cardioverter-Defibrillator (ICD) Technology," Medtronic background 2001, 2001.
- [2] John G. Webster, "Design of Cardiac Pacemakers," IEEE Press, 1995.
- [3] Vitatron, "Vitatron C-series Pacemakers", [http://www.vitatron.com/physicians/us/3\\_3\\_pacemakers/3\\_3\\_5\\_cseries.htm](http://www.vitatron.com/physicians/us/3_3_pacemakers/3_3_5_cseries.htm)
- [4] Frank Forster, "Designed to consume virtually nothing", ECE, August 2002.
- [5] Promax, "Frecuencímetro digital FD-252", <http://www.promax.es/esp/productos/pdfproduct/fdxxx.pdf>.
- [6] Hewlett-Packard, "HP 34401A Multimeter User's Guide". 1996.
- [7] National Instruments, "Lab-PC+ User Manual: Low Cost Multifunction I/O Board for ISA". 1996.
- [8] Texas Instruments, "MSP430x13x, MSP430x14x, MSP430x14x1 Mixed Signal Microcontroller". 2003.
- [9] Boriani, G., Biffi, M., Frabetti, L., Lattuca, J. J., and Branzi, A., "Clinical evaluation of morphology discrimination: An algorithm for rhythm discrimination in cardioverter defibrillators," *Pace-Pacing and Clinical Electrophysiology*, vol. 24, no. 6, pp. 994-1001, June 2001.
- [10] Minami, K., Nakajima, H., and Toyoshima, T., "Real-time discrimination of ventricular tachyarrhythmia with Fourier-transform neural network," *Ieee Transactions on Biomedical Engineering*, vol. 46, no. 2, pp. 179-185, Feb. 1999.
- [11] Swerdlow, C. D., Brown, M. L., Lurie, K., Zhang, J. X., Wood, N. M., Olson, W. H., and Gillberg, J. M., "Discrimination of ventricular tachycardia from supraventricular tachycardia by a downloaded wavelet-transform morphology algorithm: A paradigm for development of implantable cardioverter defibrillator detection algorithms," *Journal of Cardiovascular Electrophysiology*, vol. 13, no. 5, pp. 432-441, May 2002.
- [12] Koyrakh, L. A., Gillberg, J. M., and Wood, N. M., "Wavelet transform based algorithms for EGM morphology discrimination for implantable ICDs," *Computers in Cardiology*, 343-346, 1999.